

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 60086851
PUBLICATION DATE : 16-05-85

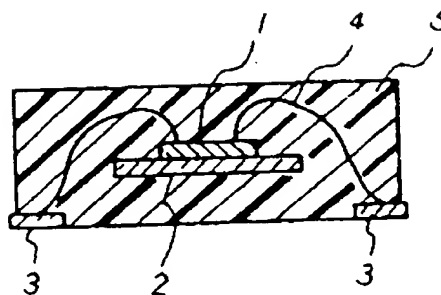
APPLICATION DATE : 19-10-83
APPLICATION NUMBER : 58195731

APPLICANT : NEC CORP;

INVENTOR : AKASHI SHINICHI;

INT.CL. : H01L 23/28 H01L 23/48

TITLE : RESIN SEALED TYPE
SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To prevent the generation of cracks on sealed resin as well as to improve the damp-proof property of a semiconductor device by a method wherein the island part on which a semiconductor element will be mounted is provided in the center of the sealed resin, and a lead part is exposed on the bottom face of the sealed resin.

CONSTITUTION: An external lead 3, having the same plane surface as the bottom face of sealed resin 5, is formed and exposed. An IC chip 1 and an island part 2 are provided at the position which is located almost in the center of a sealed resin 5. According to this constitution, the generation of cracks on the sealed resin can be prevented, and the infiltration of moisture into the chip 1 can also be prevented, thereby enabling to improve the damp-proof property of the semiconductor device.

COPYRIGHT: (C) JPO

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 昭60-86851

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和60年(1985)5月16日

H 01 L 23/28
23/48

7738-5F
7357-5F

審査請求 未請求 発明の数 1 (全2頁)

⑭ 発明の名称 樹脂封止型半導体装置

⑰ 特 願 昭58-195731

⑱ 出 願 昭58(1983)10月19日

⑲ 発 明 者 明 石 進 一 東京都港区芝5丁目33番1号 日本電気株式会社内

⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

㉑ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

樹脂封止型半導体装置

2. 特許請求の範囲

封止樹脂の底面に外部リード下面が露出し、半導体素子及び半導体素子を搭載するアイランドは封止樹脂のほぼ中央部に封止されてなることを特徴とする樹脂封止型半導体装置。

3. 発明の詳細な説明

(発明の技術分野)

本発明は樹脂封止を行った半導体装置に関するものである。

(従来技術)

従来知られている樹脂封止を行ったチップ型半導体装置は第1図に示すように、同一平面にリード3とアイランド2とが配置され、アイランド2にICチップ1を取り付けボンディングワイヤー

4で配線後、樹脂5で封止し、樹脂5から導出したリード3を樹脂5の底面に折り曲げたものか又は第2図に示す様に、リード3とアイランド2とが樹脂5の底面に露出するように樹脂5でICチップ1とボンディングワイヤー4とを封止した構造であった。しかしながら第1図の構造ではリード3を折り曲げ整形するためリード3やリード3と接する樹脂5にクラックが入り易く、かつ高さのバラツキが避けられなかった。また第2図の構造ではICチップ1等の半導体素子を搭載しているアイランド2が外部に露出しているため、水分の半導体素子への侵入が容易となり耐湿性に劣ることが考えられる。

(発明の目的)

本発明はこのような欠点をなくし、信頼性が高く外形形状の均一な半導体装置を提供することにある。

(発明の構成)

本発明によれば、半導体素子を搭載したアイランド部は封止樹脂の中央部に位置し、リード部は

封止樹脂の底面に露出した樹脂封止型の半導体装置を得る。

(発明の実施例)

次に図面を用いて本発明を説明する。本例は8ピンICに關するものである。

第3図は本発明の一実施例としての8ピン集積回路の断面図である。かかる構造では外部リード3が封止樹脂5の底面3と同一平面を形成して露出しており、外部リード3が封止樹脂5の外部で折り曲げられていることもないため、外部リード3や封止樹脂5にクラックが発生することなく、外形々状も樹脂封止する金型で決まるので均一に得ることができる。さらに、ICチップ1とアイランド部2は樹脂5のほぼ中央に位置しているため水分の侵入は容易ではなく耐湿性が向上する。

本実施例の半導体装置は以下の様な方法で製造できる。第4図、第5図に示すアイランド部2がリード部3よりも上部に位置するように形成されたリードフレームのアイランド部2にICチップ1を半田又はペースト等を用いて取り付けした後Au

特開昭60-86851(2)

又はAuワイヤーを用いて外部リード3と接続する。しかる後、リード部2の下面に樹脂5が被ふくしない様に、かつICチップ1及びアイランド部2を樹脂5の中央におさう様に樹脂封止を行い、外部のリード2に外装メッキを施した後、切断機により半導体装置間のリードフレームを切断して、個々の半導体装置に分離する。このようにして、第3図に示す本発明の一実施例による半導体装置が製造できる。

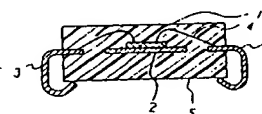
以上に、8ピンの集積回路装置のみを説明したが8ピン以外の集積回路装置や単体のトランジスタにも適用可能なことは明らかである。

4. 図面の簡単な説明

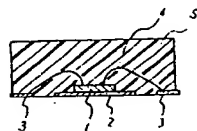
第1図および第2図はそれぞれ従来のチップ型半導体装置を示す断面図、第3図は本発明の一実施例によるチップ型半導体装置の断面図、第4図は本発明の一実施例に用いるリードフレームの平面図、第5図は第4図に示すリードフレームの断面図である。

1……ICチップ、2……アイランド部、3……外部リード、4……ボンディングワイヤー、5……樹脂。

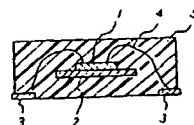
代理人 弁理士 内 原 晋



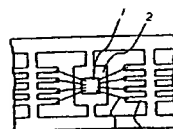
第 1 図



第 2 図



第 3 図



第 4 図



第 5 図